

#2 1756

PATENT
Docket No. JCLA9374
page 1

IN THE UNITED STATE PATENT AND TRADEMARK OFFICE

In re application of : CHING-YU CHANG et al.

Application No. : 10/065,711

Filed : November 12, 2002

PHOTOLITHOGRAPHY PROCESS FOR
For : MASK ROM CODING

Certificate of Mailing

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as certified first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

December 20, 2002

(Date)

Jiawei Huang, Reg. No. 43,330

Examiner :

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

Sir:

Transmitted herewith is a certified copy of Taiwan Application No. 91113838 filed on June 25, 2002.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA9374).

Date:

12 / 20 / 2002

By:

Jiawei Huang

Registration No. 43,330

Please send future correspondence to:

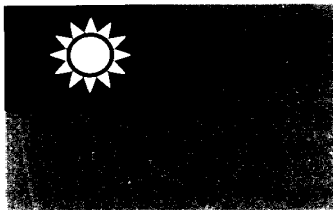
J. C. Patents

4 Venture, Suite 250

Irvine, California 92618

(949) 660-0761

2002-03-14
10/065



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申 請 日：西元 2002 年 06 月 25 日
Application Date

申 請 案 號：091113838
Application No.

申 請 人：旺宏電子股份有限公司
Applicant(s)

局 長

Director General

蔡 練 生

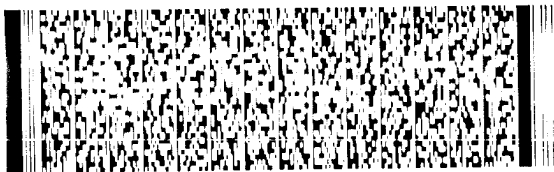
發文日期：西元 2002 年 11 月 29 日
Issue Date

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	應用於罩幕式唯讀記憶體編碼佈植之微影製程
	英 文	Photolithography Process Applying on Code Implantation of Mask ROM
二、 發明人	姓 名 (中文)	1. 張慶裕
	姓 名 (英文)	1. Ching-Yu Chang
	國 籍	1. 中華民國
	住、居所	1. 宜蘭縣員山鄉同樂村6鄰新城路17號
三、 申請人	姓 名 (名稱) (中文)	1. 旺宏電子股份有限公司
	姓 名 (名稱) (英文)	1. Macronix International Co., Ltd.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區力行路十六號
	代表人 姓 名 (中文)	1. 胡定華
	代表人 姓 名 (英文)	1. Ding-Hua Hu

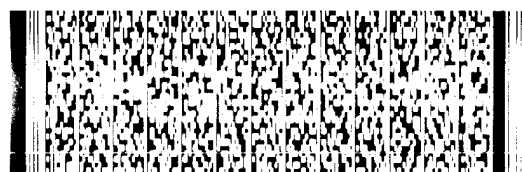
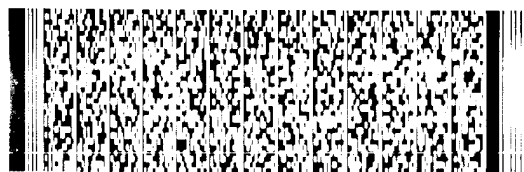


四、中文發明摘要 (發明之名稱：應用於罩幕式唯讀記憶體編碼佈植之微影製程)

一種應用於罩幕式唯讀記憶體編碼佈植之微影製程，其係首先提供一基底，且基底上已形成有數個呈陣列排列之記憶胞。接著，在基底上形成具有一第一線/間距圖案之一負光阻層。繼之，在負光阻層上形成具有一第二線/間距圖案之一正光阻層。其中，負光阻層之第一線/間距圖案與正光阻層第二線/間距圖案之方向並不相同，且第一線/間距圖案與該第二線/間距圖案重疊後所共同暴露之一區域即為罩幕式唯讀記憶體之一預定編碼佈植區。

英文發明摘要 (發明之名稱：Photolithography Process Applying on Code Implantation of Mask ROM)

A photolithography process applying on a code implantation of a mask ROM is described. A substrate having a plurality of memory cells thereon is provided. A negative photoresist layer having a first line/space pattern is formed on the substrate, and a positive photoresist layer having a second line/space pattern is formed on the negative photoresist layer. The direction of the first line/space is different from the direction of the second line/space, and a region exposed by



四、中文發明摘要 (發明之名稱：應用於罩幕式唯讀記憶體編碼佈植之微影製程)

英文發明摘要 (發明之名稱：Photolithography Process Applying on Code Implantation of Mask ROM)

the first line/space pattern and the second line/space pattern is a code region of a mask ROM.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

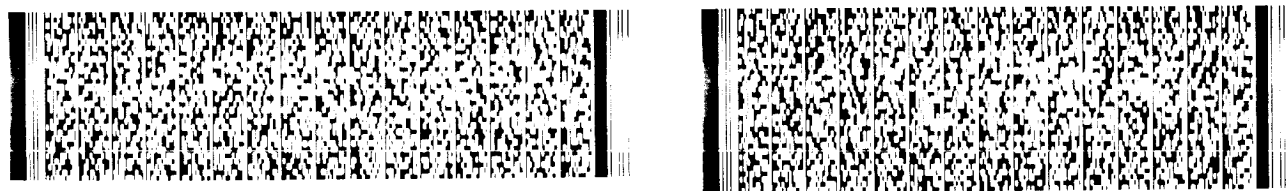
無

五、發明說明 (1)

本發明是有關於一種微影製程(Photolithography)，且特別是有關於一種應用於單幕式唯讀記憶體編碼佈植(Code Implantation)之微影製程。

一般單幕式唯讀記憶體的結構包括數條位元線(Bit Line, BL)以及橫跨於位元線上之數條多晶矽字元線(Word Line, WL)。而位於字元線下方以及兩相鄰位元線之間的區域則是記憶胞之通道區。對某些單幕式唯讀記憶體而言，其程式化之方法係利用於通道中植入離子與否，來儲存資料「0」或「1」。而此種將離子植入於特定的通道區域之製程又稱為編碼佈植製程。

通常單幕式唯讀記憶體之編碼佈植製程，係首先利用一光罩將形成於基底上之光阻層圖案化，而暴露欲編碼之通道區。接著，再以此圖案化之光阻層為單幕進行一離子植入製程，以將離子植入於預定編碼之通道域中。然而，單幕式唯讀記憶體之編碼佈植製程中用來作為編碼單幕的光罩，通常會因電路設計之需求而在同一光罩上形成單一(Isolated)圖案區與密集(Dense)圖案區。然而，在進行圖案轉移之曝光步驟時，由於單一圖案區之曝光的光強度較密集圖案區之曝光的光強度為強，因此容易使密集圖案區與單一圖案區中之曝光圖案因為光學鄰近效應(Optical Proximity Effect, OPE)，而使關鍵尺寸產生偏差。如此，將會使單幕式唯讀記憶體在進行通道離子植入步驟時，導致離子植入區塊的位置發生對不準(Misalignment)的現象，進而造成唯讀記憶體記憶胞內的資料錯誤，影響



五、發明說明 (2)

記憶體的操作性能，使產品的可靠性降低。

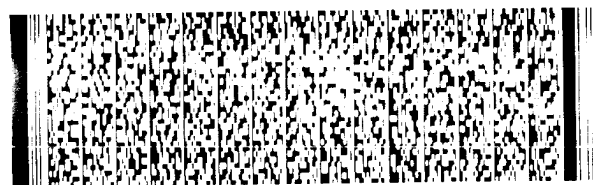
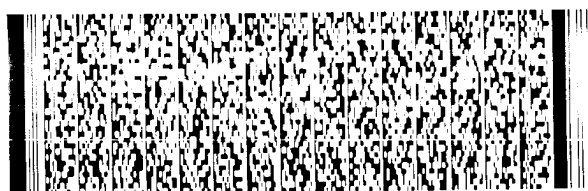
習知方法中，為了解決罩幕式唯讀記憶體之編碼罩幕的密集圖案區與單一圖案區之曝光圖案的關鍵尺寸不一致之問題，大多是利用光學鄰近校正法(Optical Proximity Correction, OPC)或是相移式光罩(Phase Shift Mask, PSM)技術等等。其中，光學鄰近校正法是利用輔助圖案之設計以消除鄰近效應所造成的關鍵尺寸偏差現象。然而，此種方式必須設計具有特殊圖案之光罩。因此，其除了光罩製作較為費時之外，更提高了製造光罩的困難度與製造成本。此外，在光罩製造完成之後，要進行光罩圖案之缺陷改良(Debug)也極為不易。

再者，在目前的微影製程中，若是使用248nm波長的光源來進行曝光製程，其曝光解析度之極限僅能達到形成關鍵尺寸約為0.16微米左右之圖案。然而，為了因應元件尺寸之縮小，如何突破此一限制而提高微影製程之解析度也是非常重要的。

因此，本發明的目的就是在提供一種應用於罩幕式唯讀記憶體編碼佈植之微影製程，以使其能同時在記憶胞陣列的密集圖案區與單一圖案區中形成相同尺寸之開口，避免關鍵尺寸產生偏差。

本發明的另一目的是提供一種微影製程，在不需光學鄰近校正法以及相移式光罩技術之前提下，便能避免關鍵尺寸產生偏差並且提高微影製程之解析度。

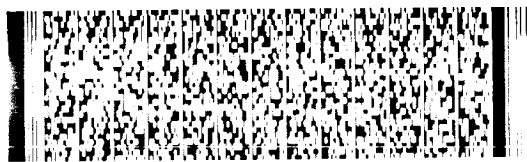
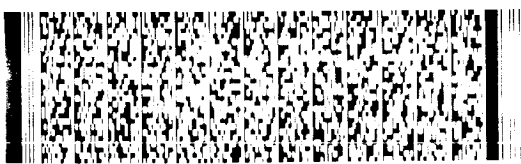
本發明提出一種應用於罩幕式唯讀記憶體編碼佈植之



五、發明說明 (3)

微影製程，此方法係首先提供一基底，其中基底上已形成有數個呈陣列排列之記憶胞。接著，在基底上形成一負光阻層，覆蓋住基底上之記憶胞。緊接著，進行一第一曝光製程以及一第一顯影製程，以定義負光阻層而形成一第一線/間距圖案。在本發明中，第一線/間距圖案係為數個長度不一之溝渠圖案。之後，在圖案化之負光阻層上形成一正光阻層。緊接著，進行一第二曝光製程以及一第二顯影製程，以定義正光阻層而形成一第二線/間距圖案。其中，第二線/間距圖案係為規則排列之線/間距圖案，且第二線/間距圖案所延伸之方向與第一線/間距圖案所延伸之方向並不相同。在本發明中，第一線/間距圖案所延伸之方向係與第二線/間距圖案所延伸之方向垂直。而第一線/間距圖案與第二線/間距圖案重疊之後所共同暴露之一區域即為此罩幕式唯讀記憶體之一欲編碼佈植區。在本發明中，第一線/間距圖案與第二線/間距圖案重疊之後所共同暴露之區域係為複數個方正之開口圖案。

本發明提出一種微影製程，其係首先在一基底上形成一負光阻層。接著，進行一第一曝光製程以及一第一顯影製程，以定義負光阻層而形成一第一線/間距圖案。在本發明中，第一線/間距圖案係為數個長度不一之溝渠圖案。之後，在圖案化之負光阻層上形成一正光阻層。緊接著，進行一第二曝光製程以及一第二顯影製程，以定義正光阻層而形成一第二線/間距圖案。其中，第二線/間距圖案係為規則排列之線/間距圖案，且第二線/間距圖案所延



五、發明說明 (4)

伸之方向與第一線/間距圖案所延伸之方向並不相同。在本發明中，第一線/間距圖案所延伸之方向係與第二線/間距圖案所延伸之方向垂直。而第一線/間距圖案與第二線/間距圖案重疊之後所共同暴露之一區域即為一矩形開口圖案。在本發明中，亦可輕易的使第一線/間距圖案與第二線/間距圖案重疊之後所共同暴露之區域呈現一方正之開口圖案。

本發明之應用於單幕式唯讀記憶體編碼佈植之微影製程，其不需光學鄰近校正法或相移式光罩技術，即可避免密集圖案區與單一圖案區之關鍵尺寸產生偏差。

本發明之應用於單幕式唯讀記憶體編碼佈植之微影製程，其係用兩組線/間距圖案之搭配，便能於光阻層中形成方正之開口圖案，而精確的暴露出預定編碼佈植之通道區。

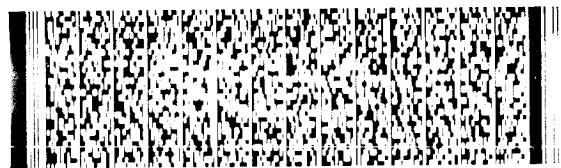
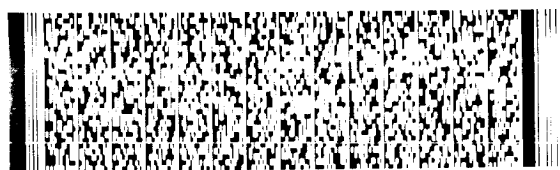
本發明之微影製程，其僅需利用248nm之波長的曝光機台，且不需光學鄰近校正法或相移式光罩技術，便能有效的提高解析度，且能輕易的形成0.12微米×0.12微米之開口圖案。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之標示說明：

100：基底

102：埋入式汲極(位元線)



五、發明說明 (5)

104：字元線

103：絕緣結構(埋入式汲極氧化層)

105：閘氧化層

106：通道區

300、400：光阻層

302：開口(溝渠圖案)

402：線

404：間距

500：方正開口圖案

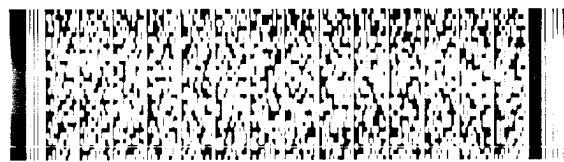
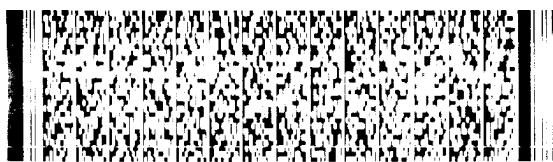
實施例

第1圖所示，其繪示為一單幕式唯讀記憶體之上視簡圖。第2A至第2F圖所示，其繪示為第1圖中由I-I'之剖面示意圖，其係為依照本發明一較佳實施例之單幕式唯讀記憶體編碼佈植製程之流程示意圖。

請同時參照第1圖與第2A圖，一單幕式唯讀記憶體係包括配置在基底100中之複數條埋入式汲極102，其係用來作為記憶體元件之位元線，以及橫跨於位元線102上方之複數條多晶矽字元線104。其中，字元線104與位元線102之間係藉由一絕緣結構103以及閘氧化層105而電性隔離。而位於字元線104下方且在兩相鄰位元線102之間之基底100部分係為記憶胞之通道區106。

緊接著，利用一編碼佈植製程以將此單幕式唯讀記憶體程式化。其詳細說明如下。

首先，請參照第2B圖，在基底100上塗佈一層光阻層

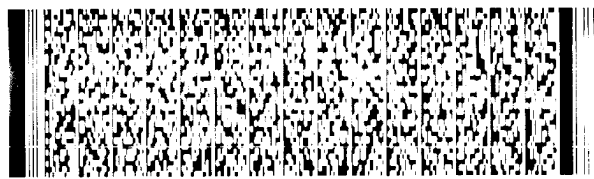
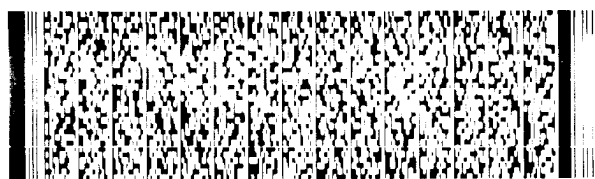


五、發明說明 (6)

300。其中，光阻層300可以是一負光阻層或是一正光阻層，在本實施例中，光阻層300較佳的是使用負光阻層。之後，進行一硬化步驟，以使光阻層300硬化。在此，倘若光阻層300係為一負光阻層，其硬化步驟可以利用一熱烘烤步驟，或是一離子植入步驟(Implantation)以增加光阻層之部分鍵結而使其硬化。倘若光阻層300係為一正光阻層，其硬化步驟則是利用上述之離子植入步驟。其中，熱烘烤步驟之溫度例如是攝氏100度至攝氏140度之間，且熱烘烤之時間例如是120秒至300秒。而利用離子植入步驟以使光阻層硬化之參數包括使用氫氣或氮氣氣體，且其植入之能量例如是10~50 KeV，其植入之劑量例如是 $1E14 \sim 1E17 / \text{cm}^2$ 。

接著，請參照第2C圖，進行一第一曝光製程以及一第一顯影製程，以將光阻層300圖案化而形成開口302。其中，第一曝光製程所使用之光罩設計如第3圖所示。此光罩200上係形成有一第一線/間距圖案。在本實施例中，第一線/間距圖案係為數個長度不一之溝渠圖案202。其中，光罩200上配置有溝渠圖案202之處係大致對應於罩幕式唯讀記憶體預定編碼佈植之區域。在此，第一曝光製程所使用之光源波長例如是248nm。另外，在本實施例中，第一曝光製程較佳的是使用偏軸式照射(Off Axis Illumination, OAI)曝光技術，藉以提高曝光製程之解析度。

在進行第一曝光製程之後進行第一顯影製程，以將第



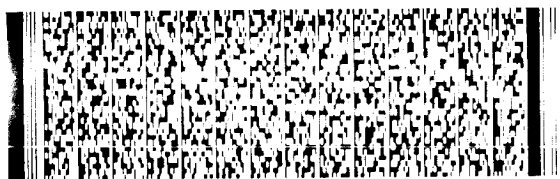
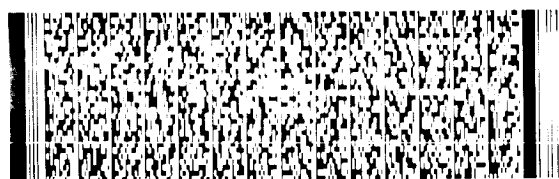
五、發明說明 (7)

一線/間距圖案轉移至光阻層300上，而於光阻層300中形成開口圖案302(溝渠圖案)。由於本實施例中光阻層300係為一負光阻層，因此，光阻層300對應於光罩200之透光區之處會成像，而光阻層300對應於非透光區(溝渠圖案202)之處則會形成開口圖案302。請參照第4圖，第4圖所示係為光阻層300於曝光顯影後之上視圖。其中，光阻層300上形成開口圖案302之處，係大略而非精確的暴露出罩幕式唯讀記憶體預定編碼佈植之通道區。

本發明之特徵之一就是光阻層300之成像部分與開口圖案302係大致呈線/間距圖案。而由於本發明並未使用光學鄰近校正法，因此所形成之開口圖案302之邊角處會呈現圓弧狀。

之後，請參照第2D圖，在光阻層300上形成另一光阻層400。其中，光阻層400可以是一正光阻層或是一負光阻層。在本實施例中，光阻層400較佳的是使用正光阻層。

接著，請參照第2E圖，進行一第二曝光製程以及一第二顯影製程，以將光阻層400圖案化而形成規則排列之線/間距圖案(如第5圖所示)。其中，光阻層400上之線/間距圖案所延伸之方向係與光阻層300之線/間距圖案所延伸之方向不同。在本實施例中，光阻層400上之線/間距圖案所延伸之方向係與光阻層300之線/間距圖案所延伸之方向垂直。如此一來，光阻層400上之線圖案402將對應的覆蓋在光阻層300之開口302的圓弧狀邊角處，以及罩幕式唯讀記憶體非編碼佈植之處。在此，第二曝光製程所使用之光源

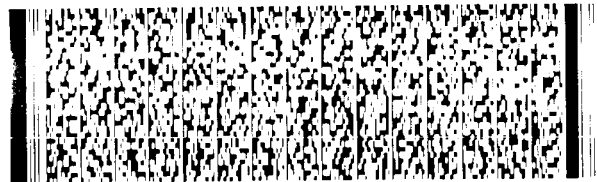
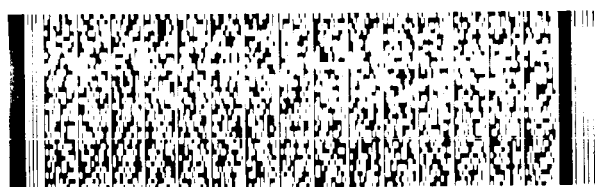


五、發明說明 (8)

波長例如是248nm。且在本實施例中，第二曝光製程較佳的是使用偏軸式照射曝光技術，藉以提高曝光製程之解析度。

請參照第6圖，其係為兩圖案化之光阻層300、400重疊後之上視圖。在第6圖中可看見，圖案化之光阻層400與圖案化之光阻層300重疊之後所共同暴露出之區域，皆為方正且均勻的區塊500，而這些方正區塊500即是罩幕式唯讀記憶體預定編碼佈植之通道區處。換言之，光阻層400之線圖案402係將光阻層300之開口302的圓弧狀邊角處覆蓋住，而且光阻層400之線圖案402更可同時將光阻層300上之大開口圖案302(暴露二個通道區以上之開口)切分成數個方正之區塊。如此，本發明之方法，非但不需光學鄰近校正法或相移式光罩技術，即可形成方正且均勻之開口圖案。而且由於本發明係利用兩組線/間距圖案之搭配而形成開口圖案，因此便不會有習知因圖案密集度之差異而易導致關鍵尺寸產生偏差之問題。

特別值得一提的是，在習知方法中，若是使用248nm波長的光源來進行曝光製程，其曝光解析度之極限僅能達到形成關鍵尺寸約為0.16微米左右之開口圖案。然而，在本發明中，同樣是使用248nm之光源，但其利用線/間距之圖案之設計便可以使關鍵尺寸縮小至0.12為米左右。而且，本發明更利用兩組線/間距圖案之搭配，而使所形成之開口圖案形成方正且均勻的0.12微米×0.12微米之開口圖案。



五、發明說明(9)

繼之，請參照第2F圖，利用光阻層300、400為植入罩幕進行一離子植入步驟108，以在罩幕式唯讀記憶體預定編碼佈植之通道區106中植入離子。以完成罩幕式唯讀記憶體元件程式化之步驟。

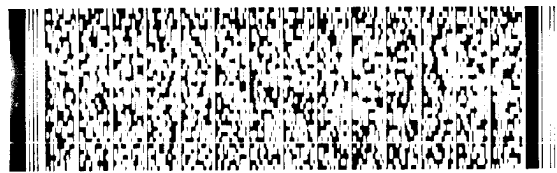
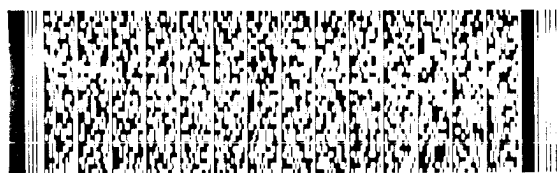
綜合以上所述，本發明具有下列優點：

1. 本發明之應用於罩幕式唯讀記憶體編碼佈植之微影製程，其不需光學鄰近校正法或相移式光罩技術，即可避免密集圖案區與單一圖案區之關鍵尺寸產生偏差。

2. 本發明之應用於罩幕式唯讀記憶體編碼佈植之微影製程，其係用兩組線/間距圖案之搭配，便能於光阻層中形成方正之開口圖案，且能精確的暴露出預定編碼佈植之通道區。

本實施例係以罩幕罩唯讀記憶體編碼佈植製程為例以詳細說明之，但並非限定本發明之微影製程僅能應用在罩幕罩唯讀記憶體編碼佈植製程。本發明可應用在其他任何適用元件之微影製程中。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖為一單幕式唯讀記憶體之上視簡圖；

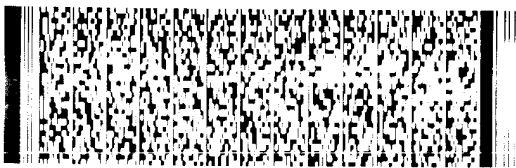
第2A至第2F圖為第1圖中由I-I'之剖面示意圖，其係為依照本發明一較佳實施例之單幕式唯讀記憶體編碼佈植製程之流程示意圖；

第3圖為依照本發明一較佳實施例之應用於單幕式唯讀記憶體編碼佈植製程之一光罩設計上視圖；

第4圖為將第3圖之光罩圖案轉移至一光阻層上之上視圖；

第5圖為依照本發明一較佳實施例之應用於單幕式唯讀記憶體編碼佈植製程之另一光阻層之上視圖；以及

第6圖為第4圖之光阻層與第5圖之光阻層重疊後之上視圖。



六、申請專利範圍

1. 一種應用於單幕式唯讀記憶體編碼佈植之微影製程，包括：

提供一基底，該基底上已形成有呈陣列排列之複數個記憶胞；

在該基底上形成一第一光阻層，覆蓋該些記憶胞；

進行一第一曝光製程以及一第一顯影製程，以定義該第一光阻層形成一第一線/間距圖案；

在該第一光阻層上形成一第二光阻層；以及

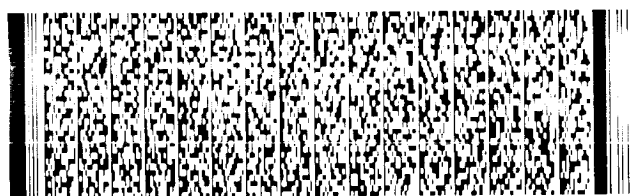
進行一第二曝光製程以及一第二顯影製程，以定義該第二光阻層形成一第二線/間距圖案，其中該第一線/間距圖案與該第二線/間距圖案之方向並不相同，且該第一線/間距圖案與該第二線/間距圖案重疊後所共同暴露之一區域即為該單幕式唯讀記憶體之一編碼佈植區。

2. 如申請專利範圍第1項所述之應用於單幕式唯讀記憶體編碼佈植之微影製程，其中該第一光阻層係為一負光阻層，且該第二光阻層係為一正光阻層。

3. 如申請專利範圍第1項所述之應用於單幕式唯讀記憶體編碼佈植之微影製程，其中該第一線/間距圖案係與該第二線/間距圖案垂直。

4. 如申請專利範圍第1項所述之應用於單幕式唯讀記憶體編碼佈植之微影製程，其中該第一線/間距圖案係為複數個長度不一之溝渠圖案。

5. 如申請專利範圍第1項所述之應用於單幕式唯讀記憶體編碼佈植之微影製程，其中該第二線/間距圖案係為



六、申請專利範圍

複數條規則排列之線/間距圖案。

6. 如申請專利範圍第1項所述之應用於罩幕式唯讀記憶體編碼佈植之微影製程，其中該第一曝光製程以及該第二曝光製程係分別為一偏軸式照射曝光製程。

7. 如申請專利範圍第1項所述之應用於罩幕式唯讀記憶體編碼佈植之微影製程，其中該第一曝光製程與該第二曝光製程之曝光波長係為248 nm。

8. 如申請專利範圍第1項所述之應用於罩幕式唯讀記憶體編碼佈植之微影製程，其中該第一線/間距圖案與該第二線/間距圖案重疊後所共同暴露之該區域係為數個方正之開口圖案。

9. 如申請專利範圍第8項所述之應用於罩幕式唯讀記憶體編碼佈植之微影製程，其中該些方正之開口圖案之尺寸係為0.12微米 \times 0.12微米。

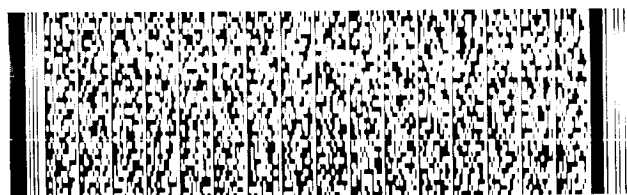
10. 一種微影製程，包括：

在一基底上形成一第一光阻層；

進行一第一曝光製程以及一第一顯影製程，以定義該第一光阻層形成一第一線/間距圖案；

在該第一光阻層上形成一第二光阻層；以及

進行一第二曝光製程以及一第二顯影製程，以定義該第二光阻層形成一第二線/間距圖案，其中該第一線/間距圖案與該第二線/間距圖案之方向並不相同，且該第一線/間距圖案與該第二線/間距圖案重疊後所共同暴露之一區域係為一矩形開口圖案。



六、申請專利範圍

11. 如申請專利範圍第10項所述之微影製程，其中該第一光阻層係為一負光阻層，且該第二光阻層係為一正光阻層。

12. 如申請專利範圍第10項所述之微影製程，其中該第一線/間距圖案係與該第二線/間距圖案垂直。

13. 如申請專利範圍第10項所述之微影製程，其中該第一線/間距圖案係為複數個長度不一之溝渠圖案。

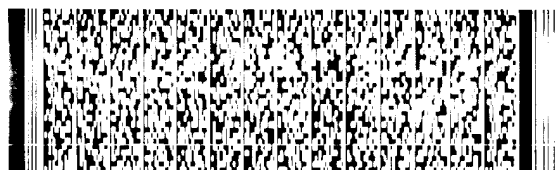
14. 如申請專利範圍第10項所述之微影製程，其中該第二線/間距圖案係為複數條規則排列之線/間距圖案。

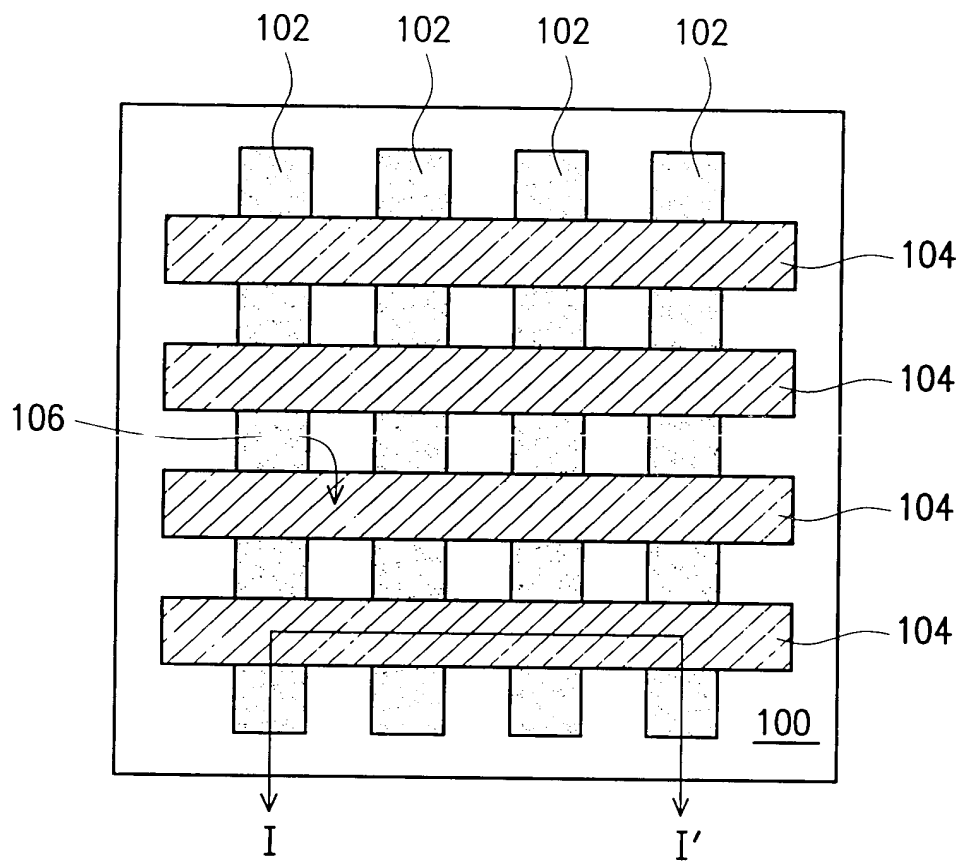
15. 如申請專利範圍第10項所述之微影製程，其中該第一曝光製程以及該第二曝光製程係分別為一偏軸式照射曝光製程。

16. 如申請專利範圍第10項所述之微影製程，其中該第一曝光製程與該第二曝光製程之曝光波長係為248 nm。

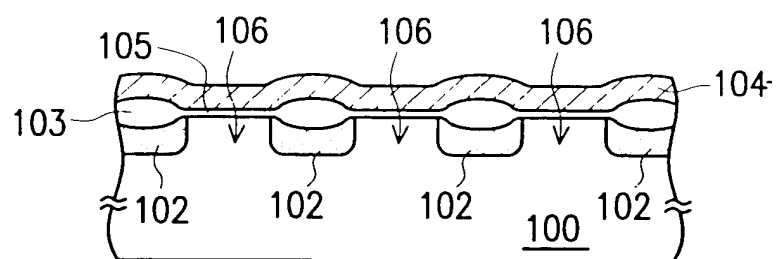
17. 如申請專利範圍第10項所述之微影製程，其中該矩形開口圖案包括一方正之開口圖案。

18. 如申請專利範圍第17項所述之微影製程，其中該方正之開口圖案之尺寸係為0.12微米×0.12微米。

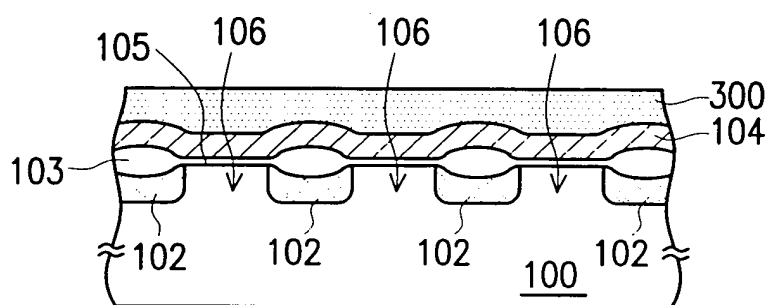




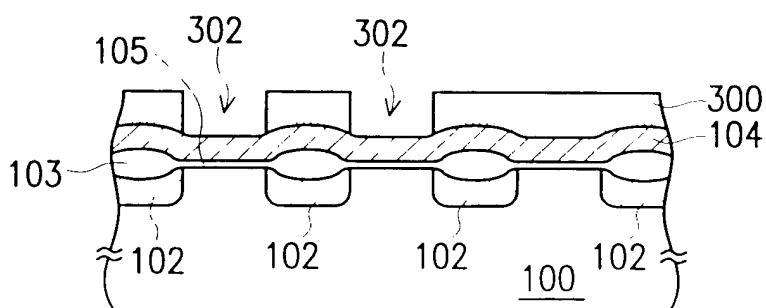
第 1 圖

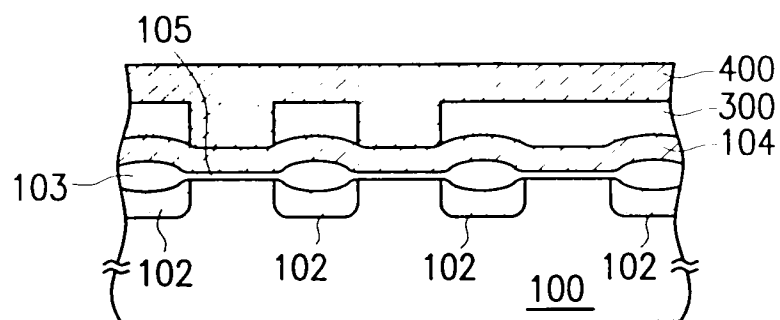


第 2A 圖

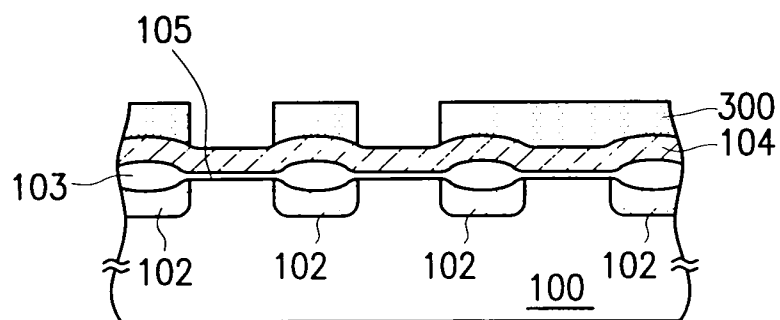


第 2B 圖

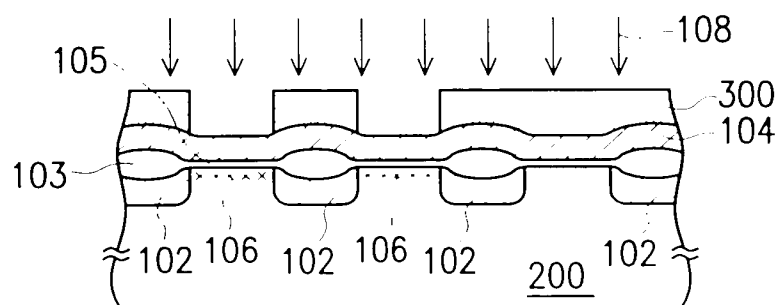


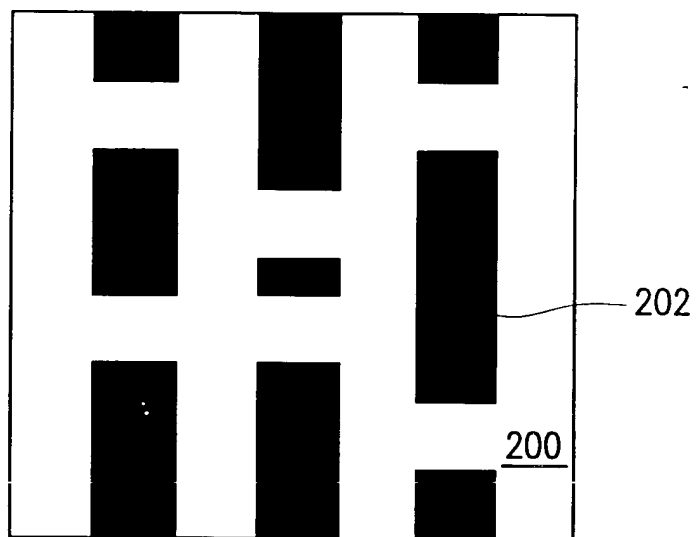


第 2D 圖

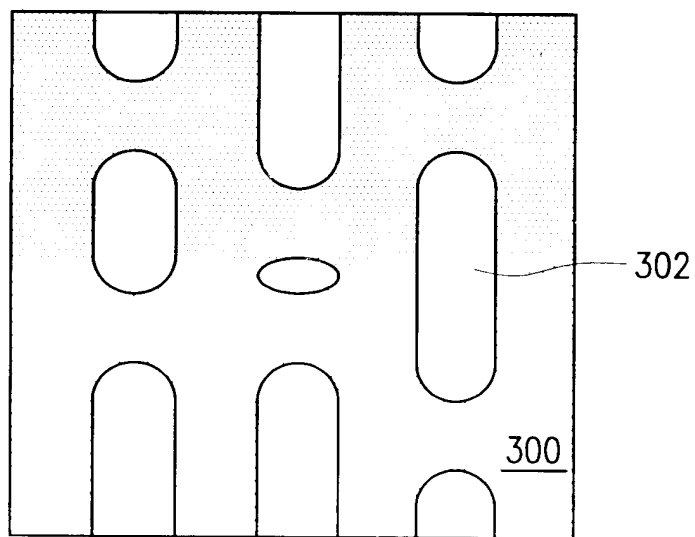


第 2E 圖

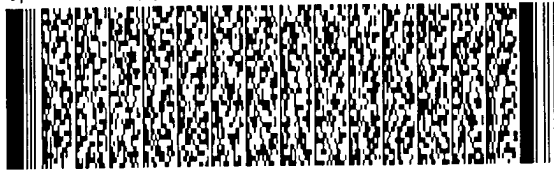




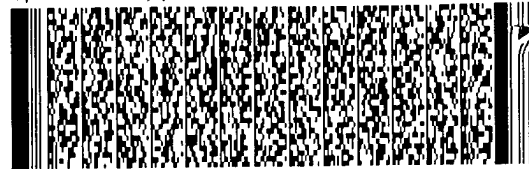
第 3 圖



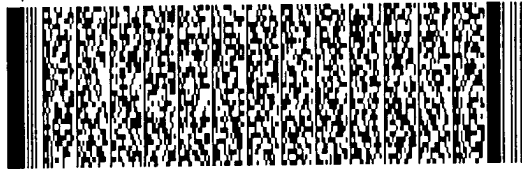
第 1/17 頁



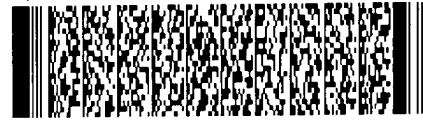
第 2/17 頁



第 2/17 頁



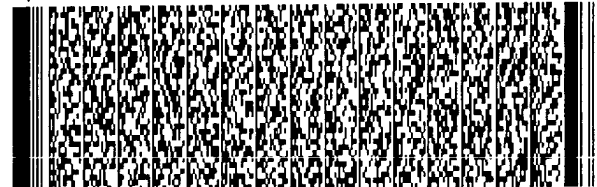
第 3/17 頁



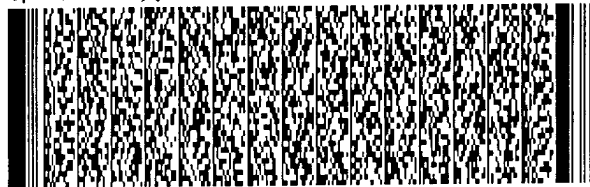
第 5/17 頁



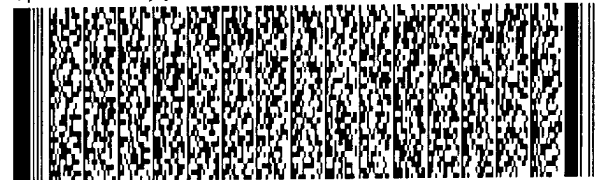
第 5/17 頁



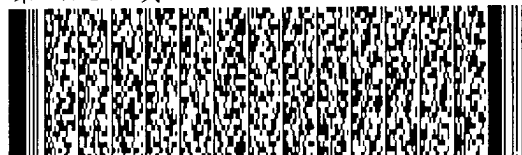
第 6/17 頁



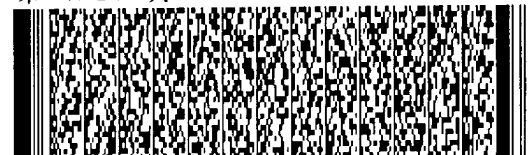
第 6/17 頁



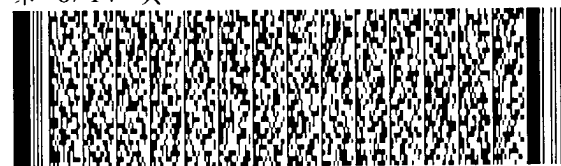
第 7/17 頁



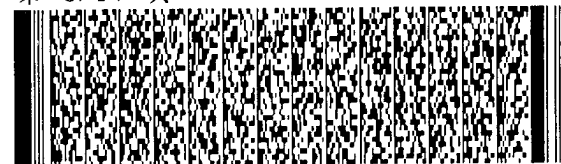
第 7/17 頁



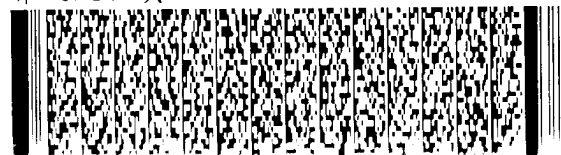
第 8/17 頁



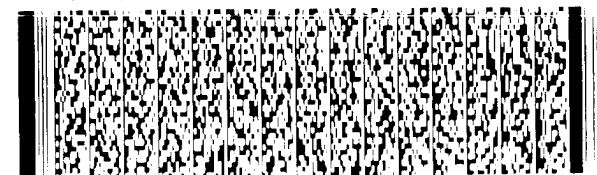
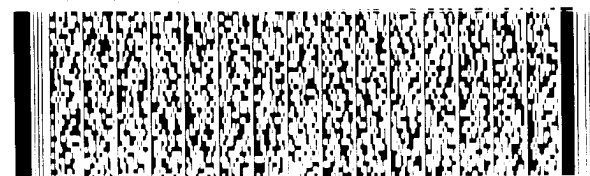
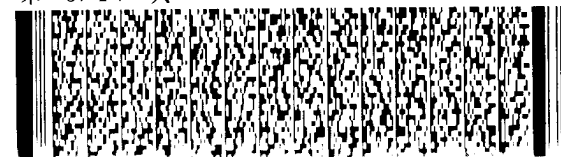
第 8/17 頁



第 9/17 頁



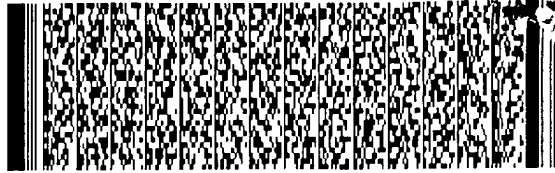
第 9/17 頁



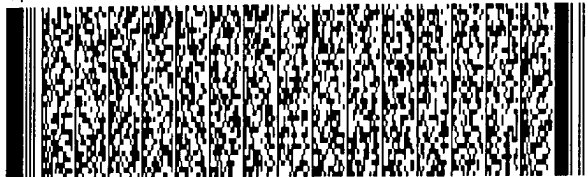
第 11/17 頁



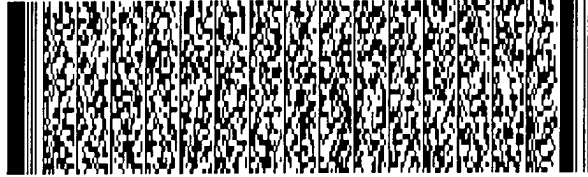
第 11/17 頁



第 12/17 頁



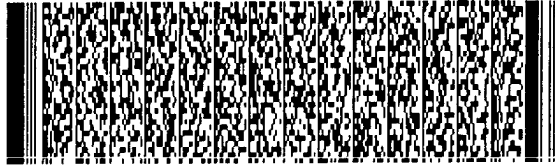
第 12/17 頁



第 13/17 頁



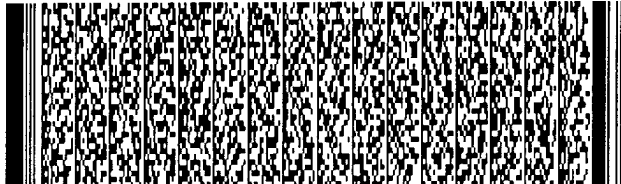
第 13/17 頁



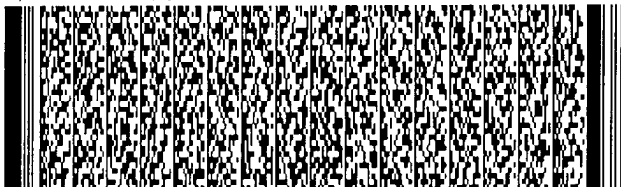
第 14/17 頁



第 15/17 頁



第 16/17 頁



第 17/17 頁

